AD

Uredjaj ili instrument koji prikazuje vrednost na eksranu. Rezultat AD konverzije je broj koji se smesta u memoriju. AD sa naponom rade pa se svodi na lretvaranje napinskog signala u broj koji se smesta u memoriji uredjaja i posle se koristi za upravljanje (utice na ponasanje sistema) ili za prikaz merenog signala. Brij smesta se u direktno memoriju uredjaja koji predstavlja cpu ili se cita iz memorije uredjaja koji predstavlja ad. Zavrsi u memoriji, bozemo da obradimo.

DA

Broj iz uredjaja se prosledi DA konvertoru i pretvori ga u standardni elektricni signal, uglavnom napon.

●U upravljackom uredjaju svaki signal koji dolazi sa senzora se pretvara u broj pomocu AD konvertora i on kasnije predstavlja ekvivalent fizicke velicine koji se preko povratne sprege oduzima i to oduzimanje kao greska ide u

regulator, on genereise upravljacki signal. On izraxuna neki broj (mora biti celi broj) koji mora ici na DA konvertor da bi se pretvorio u standardan elektricni signal koji se prosledjuje izvrsnom organu. Brojo se dobiju iz AD i salji i DA su celi brojevi.

●Imamo module analognih i digitalnih ulaza koji su povezani sa procesorskim modulom. Za analogne sluze za prihvatanje signala za analognih senzora. Elektricni signali samog senzora idu na module analognih ulaza (strujni i naponski signali). Tu se vrsi AD konverzija i dobija se broj koji se prosledjuje na cpu modul kao brojcana vrednost (temo, prit, nivo...). Ako imamo signal sa binarnog senzora (sa presostata, nivostata, krajnjeg prekidaca..) oni se dovode na module digitalnih ulaza i za pretvaranje tog signala u brojcanu vrednost se ne koristi AD nego se odredi logicnog nivo signala i ta 0 ili 1 to se prosledjuje na cpu. Izlazni moduli za analogne izlaze su moduli kom se prosledjuje broj (dobilo

smo na osnovu proracuna upravljacke akcije koja treba da se primeni) koji predstavlja upravljacki signal i preko DA se pretvori u standardni elektricni signal i kao takav se prosledjuje analognom izvrsnom organu (termicki element, elektricni/pneumatski ventil..). Moduli digitalnih izlaza su vezani za binarne digitalne izlaze tj. digitalne izvrsne organe, prosledjuje im se 0 i 1 i za 0 generise pV, za 1 24V na izlazu i ide na digitalni izvrsni organ (releji). AD i DA konverzija na PLC-u su grupisana na module analognih ulaza i izlaza.

● Digitalni merni instrumenti

Za dig.m.inst. i upravljacke uredjaje vazi.

Broj koji se dobije treba u digitalnom prikazu da se prikaze. Moze iz konacnog skupa vrednosti da s prikaze.

●Perioda odabiranja je ugl vremenski ekvidistantna, imaju const periodu odabiranja.

●Elementi instrumenta

Signal kad prodje kroz SiP kolo ide u niskopropusni filtar i na izlazu ulazi u AD konvertor, dobija se broj i ide u digitalni pokazni sistem kod digitalnog mernog instrumenta, a kod upravljackog uredjaja na memorijsku lokaciju koja se kasnije koristi za upravljacki algoritam.

Prva 3 su ista za oba.

●Senzorsko i prilagodno kolo

Merenu vekicinu prrtvara u naponski signala i prilagodjava se taj naposnki signal naponu AD konvertora. AD konvertori rade tako sto naponski signal pretvaraju u broj. Senzorski deo zvisi od toga sta cemo da merimo (struja, otpornost, da li treba sant ako je veca struja). Prilagodni sluzi da se signal 0retvori u naponski i preko naponskog razdelnika da se on prilagodi opsegu napona AD konverotra (da se dobije kvalitetnija konverzija).

●Niskopropusni filter

Ogranicava spektar ulaznog signala jer granicna ucestanost...

●Analogni digitalni konvertor

Na ulazu se nalazi i kolo odmeravanja i zadrske .

Odmeravanje- signal na izlazu je isti kao na ulazu.

Zadrska- izlaz zadrzava poslednju vrednost dok ne dodje ooet do odmeravanja tj. pracenja.

Uloga- Sample and hold kolo odrzava konstantan napon cija se konverzija vrsi u toku konverzije- da ima const vrednost tokom cele konverzije jer cemo dobriti neispravno u suprotnom.

●Kolo odmeravanja i zadrske- implementacija

Preko 2 operaciona pojacavaca, jednog fet tranzistora i jednog kondenzatora. Ulaz u pojacavac sluzi kao bafersko jedinicno pojacanje, ima nisku izlaznu imoedansu i omogucava da kad sodje signal i fet tranzistor koji sluzi kao orekidac omoguci prolaz napona, on puni kondenzator brzo i na kraju kondenzatora se dobije signal sa ulaza. Sve dok tranzistor provodi, isti je signal na

kondenzatoru i ulazu i preko bafera se prikazuje signal na izlazu iz kola, tj. ulazu u AD. Akd dodje u stanje zadrskez tranzistor ne provodi, orekidac je iskljucen i kondenzator zadrzava poslednju vrednost napona koja je psolednja ocitana, a bafer na izlazu zbkg visoke ulazne impedanse ne dozvoljava da se kondenzator isprazni, tj. zadrzava stabilnu vrednost napona koji predstavlja izlazni signal.

● Stvarni odziv kola ne izgleda idealno, malo je kraci u prelaznom rezimu, imamo oscilacije i u toku konverzije dolazi do malog praznjenja kondenzatora. Kad prodje prelazni rezim vrsi se AD, tj. me crsi se u prelaznom.

□ Akvizicija vise merenih velicina

Nize se desiti da istovremeno dolazi vise signala na ulaz u AD konvertor. Ako nije potrebna velika vrzina konverzije, mogu svi da se konvertuju, tj. preko jednig AD konvertora, svaki od signala mora da se prilagodi signal na opseg, filtriranje

pa dolazi na semplovanje. Svaki od signala ima svoj samlle and hold, ali moze da se izvrsi AD tako sto se propusti samo jedan signal preko multipleksera- vrsi se izbor koji ce biti pripusten do ad. To se diktirs preko cpu, on zna u kom trenutku se vrsi konverzija kod signala. Kad se upise u fifo bafer, cpu zna konverziju kog signala je ocitao kad bude citao iz fifo.

●Multiplekse

Funkcionise takos to se kodira preko 2 ili vise bita ilaz koji hoce da se spoji i spoji se odgovarajuci signal. (CPU kodira?). Lrekidaxi su najcesce fet tranzistori losto se tako najlakse implementira.

●Rezolucija

Broj je celobrojna vrednost u max opsegu celobrojnih vrednosti, koji obezbedjuje AD konvertor, a on uvek odgovara vrednosti stepena broja 2. Podela analognog signala na 256 nivoa, 128(0-127)... tih 128 vrednosti mogu sa 8 bita da

se predstave. 512-10 bita treba da opise. Rezolucija je broj bita digitalne predstave.

●Digitalizacija

Vrednost koja ce se dobiti se moze lako izracunati ako imamo naponski opseg vrange od voffset do vmax koji hocemo da podelimo na 2^n nivoa, tj. izvrsimo n-bitnu konverziju. Celobrojni broj koji opisuje tu konevrziju se dobije kao naponski signal na ulazu - Voffset... (formula). Zaokruzimo nk na celi broj.

Ako imamo celobrojnu vrednost na definisanom opsegu od Voffset do Vmax, tj. Voffset+Vrange, nokretan napon koji mozemo dobiti rekonstukcijom dobijemo po donjoj formuli. Uvek postoji greska izmedju onoga stvarno na ulazu i na osnovu rekonstrukcije na ksnovu dobijene vrednksti iz AD. Sto je veca rezolucija (veca podela) nivo greske ce biti manji.

●ADC

Neki koji su spori nisu pogodni za rad sa

uoravljackim uredjajima, ali su ok za digitalne merne instrumente, jer ce se dovoljno brzo izvrsiti AD konverzija da se prikaze na displeju.

●ADC sa jednostrukom rampom

Najjednostavniji. Glavni elementi: n-bitni binarni broajc, DA konvertor za (ovo je AD konvertor za koji je potreban DA). Na ulaz u da je izlaz iz brojaca broj, koji se pretvara u napknski signalb analogni komparator i "i" kolo. Radi tako sto na pocetku rada se brojac resetuje i odmeri se ulaz, Sample and hold kolom i drzi se konstantan vrednost za koju hocemo da se izvrsi konverzija. Pokrene se klok i na pocetku kad je resetovan brojac, na izlazu je 0, 0 ide u da i na pocetku je naponski signal 0 i ona ce biti manja od signala na ulazu i dobicemo 1. Kad 1 prodje kroz "i" kolo klok ce da prolazi i on i krementira brojac. Kad se inkrementira na 1, ona ide u da, pretvori se u naponski signal, manji je od signala za koji trazimo ad konververziju opet radi klok... sve tako dok vrednost koja ide iz brojaca u da, na

izlazu iz brojaca ima manji napon on napona ciju ad konverziju vrsimo. Kad Vb malo porate iznad Va, imamo 0, i klok ne prolazi i brojac je blokiran i odgovara naponu koji je malo veci od onog na analognom ulazu Va. I ta (brojcana) vrednost na izlazu iz brojaca predstavlja brojcanu vrednost napona za koji trazimo ad. Ta digitalna vrednost predstavlja je vroj koji je ekvivalentan ulaznom naponskom signalu cija se vrsi ad konverzija i to ide dalje kao rezultat ad konverzije. Odbrojava onoliko taktova koliko moze da se odbroji preko brojaca. Ne prestaje da broji. Za n-tobitnu ce odbrojati 2^n taktova iako nece prolaziti. Moze biti problematicno kod upravlajckih uredjaja jer za 12/16bitnu konverziju sa vecom rezolucijom ce traja ti dugo- 2^16 taktova. Brojimo od 0 do maksimalnog broja taktova koji moze da se dobije ad konverzijom. Mozemo i dobiti overflow kako bismo je zavrsili.

●AD sa sukcesivnim aproksimacijama

Isto koristi sa rad da konvertor. Ima da, registar

sukcesivnih aproksimacija, komparator i neku kontrolnu logiku. Omogucava mnogo brzi rad nego prethodni. Na pocetku konverzije kontrolna logika resetuje registar, tj. postavlja 1 na najvisi bit, a 0 na sve ostale na izlazu iz registra. Izlaz registra predstavlja polovinu najvise vrednosti koja moze da se da na izlazu iz ad konvertora. Ako je 8bitni ad, bilo bi 64 na izlazu iz registra sto bi odgovaralo polovini opsega za koji se vrsi konverzija. Na izlazu iz da ce se dobiti napon koji odgovara polovini opsega rada ad konvertora. Na ulazi se komparator uporedjuje sa analognim ulazom. Postoji sample and hold (nije nacrtan) i ako je izlaz iz da manji od analognog ulaza, dobijemo 1 koja ide u kontrolnu logiku, logika deluje na registar. Ako je signal veci od onoga sto je dobijeno iz da, registar ce zadrzati 1 u najvise bitu, a ako je manji najvisi bit ce postati 0. Ako je signal manji od ulaza tj. analogni je veci od polovine treba da ostane 1 na najvisem bitu. A ako je ulaz manji od polovine, treba da se izbrise 1 na najvisem jer kasnije konacan broj koji se

dobije ad konverzijom ce na tom bitu moci da bude 0 posto je ulaz manji od polovine. U zavisnosti od toga da li je 1 ili 0 (da li je signal manji/veci od polovine), kontrolna logika ce zadrzati 1 ili nece na najvisem bitu. Nakon toga postavlja se 1 na sledeci bit po redu i on ce povecati izlaz iz da konvertora da polovinu preostalog opsega ad konvertora. Ako je opseg 0-4V, na pocsrku bilo 2V, sad bice 3V ako je 1 zadrzano, ako nije od 0-2V ce prepoloviti na 1V. Gleda se da li ta 1 treba da se zadrzi na izlazu iz ad. Ako je analogni ulaz koji treba da se konvertuje veci od signala na izlazu iz da, zadrzace se 1, ako nije veci komparator ce dati 0 i logika ce obrisati bit, ostace prethodni bit (najvisi), a ovaj ce izbrisati. Ubacuje se 1 opet na sledec (2)i, opet ce prepoloviti ostatak naponskog opsega ad na pola i gledamo da li ta 1 treba da se zadrzii tkao do najnizeg. Ovde se za svaki bit kod n-bitnog izvrsi jedna provera za bit da li treba da se zadrzi ili ne. Z n-bitnu ad konverziju to ce se uraditi u n taktova i vidimo da

je brze od lrethodne. Vrednost jednog bita se evaluira samo u jednom taktu. Sukcesivno se odredjuju aproksimacije svakog sledeceg manjeg bita od MSB do LSB. Krecemo od najviseg bita i sukcesivno odredjujemo nize.

●AD sa dvostrukom rampom

Mogucnost postizanje velike rezolucije, ali mala brzina rada. Jos sporiji. 2 puta generise rampu, tj. 2 puta broji od 0 do 2^n. Sastoji se od integratora, komparatora, "i" kola, brojaca i kontrolne logike. Na pcoetku rada na ulazu intsgratora se dovede na - napon koji predstavlja analogni signal ciju konverziju hocemo da izvrsimo.Prvo krece integrator da rad. Binarni brojac na pocetku je na nuli. Prebaci se switch na analogni signal, krene klok da se generise. On sluzi da se inkrementira sadrzaj brojaca, ali lrolazi samo ako na ulaz u and kolo dolazi jedinica iz komparatora. Integrator ce na pocetku odmah dati 1, dobijemo 1 na izlazu i klok ce provoditi sve vreme kao niz 0 i 1 i povecavati brojac. To radi dok se ne desi overflow

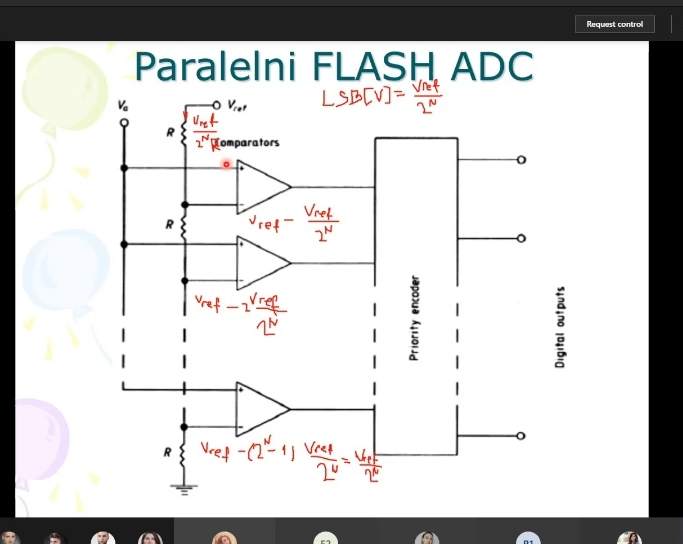
binarnog brojaca (na 4096 ako je 12bitna konv). Sve vreme dok je brojao vrsilo se integraljenje. Integrali se neka vrednost. Vrednost zavisi koliki je bio napon na ulazu jer on oredstavlja nagib linearne funkcije koju dobijamo integraljenjem, manji napon -> integralimo dok se ne naouni brojac manje vrednosti. Veci napon -> veci nagib -> veca vrednost na izlazu integratora. Nagib linearne funkcije predstavlja naponski signal. Uvek ista vrednost vremena koja se koristi da se povecava vrednost (zavisi od nagiba) linearne funkcije. Uvek krenemo od neke vrednosti koju smo dobili pri overflowu i zavisi od ulaznog napona. Kad se desi overflow brojaca, prebaci se switch na negativni napon, krenuce da integrali nazad u +, ali posto je konst napon (switch), integraljenje ce imati isti nagib bez obzira od koje tacke smo krenuli. Istovremeno dok se vrsi integraljenje u drugom prolazu kad se ponovo generise rampa integraljenje u drugom prolazu, naravno prolazi klok dok integraljenjem ne dobijemo vrednost koja je negativna, tj. koju smo

integralili u lrerhodnom prolazu ramoe, provodi klok i inkrementirace se brojac. Kad intsgraljenjem negativne reference dodjemo na 0, komparator nece vise davati 1, nego 0, klok nece prolaziti i brojac ce zadrzati vrednosti iako moze da odbroji do 2^n. Prvi put smo isli do 2^n kako bismo generisali vrednosti na donjem grafiku, a drugi put brojali klokovali, klok je prosao samo onoliko koliko treva da negativna referenca dovede do toga da izlaz doje na 0 iz integratora i posle bude pozitivan. Posto je nagib pri integraljenju negativne reference je isti, nagib prava je isti jedino sto ako krenemo s manjom vrednosti, manje ce trajati da na izlazu imamo 1, manje ce taktova proci i za manju vrednost ce se zaustaviti binarni brojac. Sa vecom ce duze trebati da se s istim nagibom izlaz integratora svede na 0, duze vremena provodi klok izlaz i duze inkrementira brojac. Vrednost u binarnom brojacu predstavlja ekvivalentnu crednost ad konv- ona je veca sto ej veci naponski signal na ulazu. Otporni na drift

komponente posto se vrsi integraljenje i pri plusu i pri minus nagibui te greske se pokrate, zato omogucavaju pouzdaniju ad konverziju, i na drift takta, dobra rezolucija, ali bas spori. Ima dovre karakteristike za greske tokom vremena, drift komponenti, sum pa se koristi kod multimetra (da prikazu vrednost, ali ne mora toliko brzo). Ne koristi se u upravljackim uredjajima jer brzi treba vrednost na izlazu.

● Paralelni flash ADC

Radi kao visestruki naponski razdelnik, ima i sebi set komparatora i enkoder prioriteta. Koriste se cesce kod upravljackih uredjaja, veoma brz. Dovede se referentni napon (najvisi koji moze da se dovede na ulaz u ad). Za toliki napon i napon veci od toga, ad treba sve 1 da da. Sa druge strane se dovodi signal cija se vrsi ad konverzija. Vref prelazi preko otpornika i posle svakog takav signal se dovodi na komparator i uporedjuje sa signalom cija se ad konverzija vrsi. Ako imamo ad rezolucije n bita, imamo 2n-1 komparatora, tj.



otpornika.

Poslednje je najmanji broj koji moze da se dobije od poslednjeg. Ako je napon veci od toga, onda je veci od najmanjeg broja koji moze da se dobije adc koji je veci od 0. Ako je napon = ili samo malo veci od Vref/2, na izlazu dole dobijemo 1. Ako je napon veci od Vref-Vref/2^n, na prvom izlazu dobijemo dve 1, a ako je manji 0 samo na poslednjem. Vref/2^n je u voltima lsb. Promena

lsb dace promenu od Vref/2^n. Vrednost se uporedjuje sa vrednoscu signala koja je manja od njega za jednu vrednost lsb tj. vrednost rezolucije u voltima. Lsb=vrednost rezolucije u voltima. Ako je na prvom komparatoru veci, svuda ce biti jedinice ispod. Ako je od drugog veci, bice 1 na njemu i na svim ispod, a iznad 0. Konparstori daju 1 za sve vrednksti napona koje su manje od vrednosti napona cija se konverizja vrsi, a 0 za vrednosti koje su vece od napona cija se konverzija vrsi. Enkoder prioriteta rpepoznaje komparator koji odgovoara najvisem naponu koji ima 1 i kodira njega kao izlaz iz ad konevrtora. Rez sa poslednjeg enkodera je najnizi bit. Nema taktova, cim dovedemo ulazni signal, odmah na enkoderu prioriteta dobije rezultate sa komparatora i koliko mu treba da generise brkj, to je brzina. Velika brzina. Skup dosta zbog dosta komparatora.

□ DA konvertorima

Brojeve koje dobijaju pretvaraju u elektricne

signale koji mkgu da se proslede na analogni izvrsi organ. Koriste se i kod nekih AD konvertora ako komponente pri konverziji. 2 tipa najzastupljenija. Impulsno sirinska modulacija se koristi nekad kako bi se generisao analogni signal na izlazu.

▪︎ DA konverzija

Postoji ogranicen set naponskih vrednosti koji mogu da se pojave na izlazu. Imamo FS, n bitni DA, vrednost najmanjeg inkrementa napona koji moze da se promeni na izlazu je vrednost lsb, to je FS/2^n. Zavisnost je linearna. Najvisa vrednost koja moze da se dobije nije FS, nego (2^n-1)FS/2^n. Nikad ne mkze Full Scale da se dostigne .

▪︎DAC sa binarnom tezinskom

Imamo otpornika koliko bitnu konverziju. Otpornost svakog sledeceg je za duplo manja. Najvise sluzi za kodiranje najviseg bita pri konverziji. Prekidaci se postavljaju na 0 ili 1 u zavisnosti od vrednosti odgovarajuceg bita broja za koji se vrsi konverzija. Ako je bit na 1, dovede

se napon, ako je na 0, prekidac je u 0. polozaju i dovede se masa. Kad je prekidac na 1, kroz otpornik ce proci struja Vref/vrednost otpornika Ri. Sad mkzemo videti kakva ce biti struja na ualzu u operacioni pojacavac. Sve struje ce se sabrati. Struju cemo dkbiti kao Vref/Ri outa vrednost bita koji prodstavlja. Vrednost napona zavisi od bita (B3, B2...). Najvisi bit B3 ako ima vrednost 1, on dajd polovinu max crednosti koja moze da se dobije kad se sabere sa svim ostalima. Moze da da za 1 vrednost veceg bita neho svi ostali. Max vrednkst je ovde 15/8. Vrendost ide prema 2. Ako je Rf=R, onda ce na izlazu biti Vref puta max vrednost koja moze konverzijom da se dobije, a ako je Rf=R/2, onda ce biti bas Vref. Full Scale ce biti tad Vref. Rf bira koliki je FS?

Problem je sto treba dosta R-ova, veliki opseg za veliki broj bita. Zato se doristi ovaj sledeci.

□R-2R

Ponovo imamo prekidace ciji polozaj se postavlja u odnosu na bite. Ako je 0, spaja se na masu, ako

je 1, onda ce se spojiti na ulaz u OP. Ima nominalne otpornosti i 2 puta nominalne.

Krecemo da gledamo od poslednjeg (skroz desno).

Kroz S0 prolazi ista struja uvek, ista je srruja, samo zavisi da li ce se sabirari ili nece.

I3=2I2, I2=2I1

Ako gledamo najvisi bit I3, I koje ulazi je 2I3, a to je Vref/Ruk.

Struja uvek ima kroz S, samo zavisi da li se sabira ili ne.

Najveca vrednost u zagradi je opet izmedju 0 i 15/8. Jmamo duplo manju struju u odnksu na prosli, ali to se regulise otpornikom u povratnoj sprezi. FS=15/16Vref

Jednostavniji za izvedbu

□Impulsna

Mogucnost da se generise analogni signal tako sto se digitalni signal predstavi preko 0 i1.

Uzme se binarni signal konstantne frekvencije koji moze imati vrednost 0 ili 1. Odnos impuls-pauza (koliko ce sta trajati) zavisi od vrednosti

koju zelimo da dobijemo na izlazu iz DA konevrzije, 0 ako treba 0, ako treba 1/2FS bice 50%, a ako treba FS bice 100% (100% imouls, 0% pauza). Takav signal prolazi kroz RC kolo koje ga filtrira i na izlazu dobijemo konstantnu tj. srednju vrednost signala na intervalu. Akoje sirina impulsa manja, tj. duzina trajanja biti vec, srednja vrednkst ce biti veca ili max, ako je manja bice manja. Ovaj nacin moze da se napravi pomocu kola, a najcesce kod upravljackih uredjaja kad se vrsi uoravljanje uredjajem koji ima veliku vremensku kontantu (grejac), on sam u sebi vrsi filtriranje signala koji se dovode na ulaz la impulsno sirinskom modualcijom dovedemo povorku p i 1 i sirinom trjaanja impulsa ce se dorediti koliko dugo ce se dovesti naoajanje grejacu, on ce primiti snagu koja je definisana sirinom impulsa. Ako to menjamo na svakih 10 sekundi menjamo vrednsot koju hocemo na izlazu iz uredjaja i dovedemo na ulaz u grejac, on ima toliko veliku konstantu da ce to isfiltrirati. Modulacija oreko sirine traja imlulsa.

Neki sistemi sami dobiju vrednkst upravljanja peko sirinske modulacije jer sami isfiltriraju.

□Greske

▪︎Sum

Ne mlze da se izbegne. Kada se vrednost na ulazu interpretira nekim brojem i kasnije se vrsi rekonstrukcija tog napinskog signala, rekonstrukcijom bismo dobili lestvicasto. Skokovite vrednosti u steoenima od 1 lsb. Ako oduzmemo Vout-vin dobijemo ovo dole. Ako uzmemo 0 i povucemo, razlika bi se kretala u + i u - i isla bi -+ polovina lsb. Sto je manja vrednsot lsb, smanjila se greska, da bismo smanjili lsb moramo povecati rezoluciju posto je lsb=naponski opseg/2^n.

Jedink se mkze smanjiti tako sto s esmanji lsb tj. povecanjemr ezolucije.

▪︎Greska ofseta

Specificirane kao karakteristike nekog konkretnog AD konverotra. To su greske u radu.

Manifestuje se pomeranjem crednosti 0, tj zamisljene 0 koja treba da se interpretira. Idealni

AD bi bilo 0 do pola lsb, na pola lsb kad napon poraste ad daje 1, na 1.5 1, od 1.5 do 2 2, od 2.5 do 3 3. Ali on ne pocinje tu nego je 0 pimerena od idealne 0 i to je greska ofseta. Pomerena je ovde za 1 i 1/4 lsb.

▪︎Greska pojacanja

Idealan bi na kraju za najvisu vrednost napona ovde 6.5 lsb ( (2^n-1)-1/2lsb ) bi skocilo na 1 i od te vrednosti do 7 ili 7.5 se pojavi iza ulazni napon i ne osteti kolo, dalo bi sve jedinice na izlazu. Na pola lsb od 2^n-1 puta LSB treba da skoci na 1. To je kod idealnog, ali kod realnog na 5 i 3/4 lsb skace na sve jedinice, onda sve od actual point tacke do kraja predstavlja gresku pojacanja. Razlika od onoga sto bi bila nominalna tacka pojacanja

▪︎Greska diferenxijalne nelinearnosti

Definise koliko max i min moze da iznosi jedan lsb. 1 bit konstantnu vrednost treba da zadrzava tacno za 1 lsb, ali se moze desiti da bit drzi vrednosti konstantne za crednksti manje ili vece od jednog lsb. Dvojka ne traje jedan lsb, nego

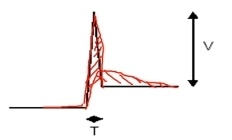
pola tako da je greska diferencijalne nelinearnosti -1/2lsb. Cetvorka treba od 3.5 do 4.5 da traje 1.5lsb pa je greska 1/2lsb. Neki izlazi u kodu ne traju 1 lsb, koliko traju manje ili duze prestavlja tu gresku, jer je to greska nelinearnosti izmedju 2 suseda.

▪︎Greska linearnosti

Prava povucena kroz sredine pragova idealnog. Ako provucemo kroz sredine realnog dobijemo nelinearnu funkciju, ispuscenje. Definise se u odnosu na bite koliko je njihovo max odstupa je od njihove idealne karakteristike. Ovi odstupaju za 1/4 lsb, tj. greska je -1/4 i -1/2 lsb. Max greska je -1/2lsb. Definise se +- greska linearnosti ad konvertora,to je njegova karakteristika.

Linearnosti fid ofseta, dif.. su neke stvari izvedbe komponenti, dok je greska suma posledica rezolucije i ne moze se eliminisati, samo smanjiti.

Vazna stvar za DA konvertore koja dovodi do poremecaja funkcionalnosti, jeste i greska, jeste Glitch



▪︎Glitxh

Slicno je ono sto se desava kod apsolutnog enkodera. Desava se kad se vjse bita menja odjednom. To predtavlja vise ulaza tj lrekidaca za da koncertor. Oni nece u istom trenutku da se promene. Ako se najvisi bit menja tj izlazna vrednost sa 7 na 8, moze da se desi da pri prelazu da ce se vrlo lako pojaviti 15 ili duplo veci signal i imacemo pik tj. glitch. Ako imamo promenu samo

11 sa 01 ttu nema, ali ako vise ulaza menjamo, moze se desiti glitch. Ono sto moze da se uradi kod njega i da se smanji njegov uticaj jeste da se ubaci NF filtar. Kn ce mu smanjiti amolitudu, ali nece ga eliminisati. Nece se dobiti pik nego nesto ovako,

ali VT povrsina ce ostati ista, ali se mozda nece dobiti taj pik koji je problematican ako je brz izvrsni organ pa moze brzo da reaguje na pik.